

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-242016  
 (43)Date of publication of application : 21.09.1993

(51)Int.Cl.

G06F 13/36

(21)Application number : 04-044425

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 02.03.1992

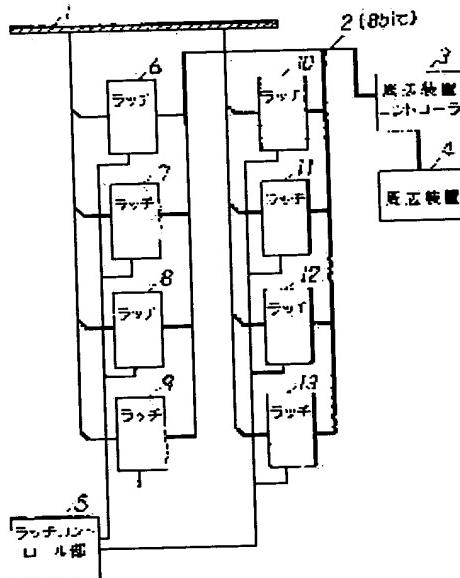
(72)Inventor : SAKONJU MASATO  
YANO HIDETO  
NAKAO MITSUTOSHI  
FURUKAWA YOSUKE

## (54) BUS WIDTH CONVERTING CIRCUIT

### (57)Abstract:

**PURPOSE:** To execute a data transfer at a high speed by providing plural pieces of exclusive latches and a latch control part in the transfer direction of data.

**CONSTITUTION:** In the case of sending data to a peripheral equipment side from a system bus side, first of all, the right of using of a system bus 1 of a computer main body is obtained. Thereafter, the data of 32-bit width is latched by once by latches 10, 11, 12 and 13. After this latch, the system bus 1 is released. Thereafter, in accordance with a data bus 2 of 8-bit width of a peripheral equipment controller 3, first of all, by controlling the latch 10 by a latch control part 5, the data is transferred. Subsequently, the latch 11 is controlled by the latch control part 5, and the data is transferred. In such a way, by controlling successively the latches 10, 11, 12 and 13 by the latch control part 5, the data is transferred.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

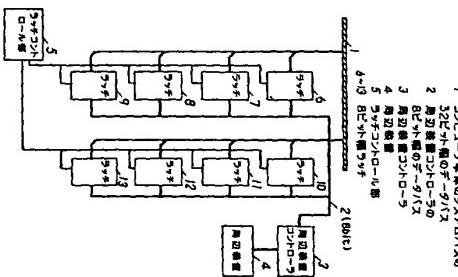
[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(51) Int.Cl. G 0 8 F 10/36	職別記号 3 2 0 B 9072-5B	審査請求 未請求 請求項の数3(全 6 頁)	(52) 出願日 平成4年(1992)3月2日	(53) 出願人 有限公司 松下電器產業株式会社 大阪府門真市大字門真1006番地 左近光 正人 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
			(72) 発明者 矢野 美人 大阪府門真市大字門真1006番地 産業株式会社内	(72) 発明者 中尾 光利 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
			(74) 代理人、弁理士 小畠治 明 (外 2 名) 品井貢に就く	(74) 代理人、弁理士 小畠治 明 (外 2 名) 品井貢に就く
(54) [発明の名称] バス端接続回路				
<p>(57) [要約]</p> <p>[目的] 各種コンピュータに使用される周辺装置と、その周辺装置とコンピュータ本体との間ににおいてデータ転送を行うときに、從来の周辺装置のデータバスのバス端に依存するときに、従来の周辺装置のデータバスのバス端に依存していたデータ転送の低速処理を解消し、コンピュータ本体のシステムバスの高速化に追従できる高速データ転送を目的とする。</p> <p>[構成] コンピュータ本体のシステムバスのデータバスから周辺装置コントローラ3のデータバス方向ヒ、周辺装置コントローラ3のデータバス2からコンピュータ本体のシステムバスのデータバス1に向かの間ににおいて、それそれ専用のラッチ6～13を設け、それらをラッチコントロール部5により独立に制御することによって高速転送を実現する。</p>				



(2)

(11)特許出願公開番号		(12)公開特許公報(A)		(19)日本国特許庁(JP)	
(51)Int.Cl.		(52)発明記号		(43)公開日 平成5年(1993)9月21日	
C 0 6 F	13/36	3 2 0 B	9072-5B	F I	
特開平4-44425					
<b>特開平4-44425</b>					
(21)出願番号	特願平4-44425	(22)出願日	平成4年(1992)3月2日	(23)審査請求	未請求 請求項の数3(全6頁)
(24)代理人	大坂府守良市大学門真1006番地 松下電器 産業株式会社内 中尾 光利	(25)発明者	大坂府守良市大学門真1006番地 松下電器 産業株式会社内 矢野 英人	(26)発明者	大坂府守良市大学門真1006番地 松下電器 産業株式会社内 矢野 英人 正人
(27)代理人は	大坂府守良市大学門真1006番地 松下電器 産業株式会社内 小畠治 明 (外2名)	(28)代理人	大坂府守良市大学門真1006番地 松下電器 産業株式会社内 小畠治 明 (外2名)	(29)発明者	大坂府守良市大学門真1006番地 松下電器 産業株式会社内 中尾 光利
<b>(54)【発明の名称】 バス幅変換回路</b>					
<b>(57)【要約】</b>					
【目的】 各種コンピュータに使用される周辺装置と、コンピュータ本体との間にデータバスを用いてデータバスを転送するときに、従来の周辺装置のデータバスのバス幅に依存していたデータ転送の低速化を解消し、コンピュータ本体のシステムバスの高速化に追従できる高速なデータ転送を目的とする。					
【構成】 コンピュータ本体のシステムバスのデータバス1から周辺装置コントローラ3のデータバス方向と、周辺装置コントローラ3のデータバス2からコンピュータ本体のシステムバスのデータバス1の方向の間に、それぞれ専用のラッチ6～13を設け、それらをラッチコントロール部5により独立に制御することによって高速転送を実現する。					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(43)公開日 平成5年(1993)9月21日</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					
<b>(12)公開特許公報(A)</b>					
<b>特開平5-242016</b>					
<b>(19)日本国特許庁(JP)</b>					
<b>(11)特許出願公開番号</b>					

(3)

ツフア15、16、17、18を双方面パックアントール部14により前側することにより、データ転送を行

う。[発明の範囲]このような従来の手段においては、システムバス側のデータバス幅にかかわらず、周辺装置側のデータバス幅でデータ転送が行なわれる。

[0008] [発明の解決しようとする課題]このような従来の構成では、コンピュータ本体のシステムバスの高速化に比べ、周辺装置コントローラのデータバス幅によってデータ転送速度が遅くなってしまい、コンピュータシステムとしての全体の高速化が望めない。

[0009] 本発明は上記の課題を解決するもので、高速のデータ転送が可能なバス幅変換回路を提供することを目的とする。

[0010] [課題を解決するための手段]本発明は上記の目的を達成するために、コンピュータ本体のシステムバスのデータバスから周辺装置コントローラのデータバス方向と、周辺装置コントローラのデータバスからコンピュータ本体のシステムバスのデータバス方向において、データバスの転送方向に応じた専用のラッチを設け独立に制御することによって高速転送を実現する。

[0011] [作用]本発明は上記の構成において、周辺装置コントローラのデータバス間に依存せずに、コンピュータ本体のシステムバスのデータバス間に對応した高速データ転送が可能となる。

[0012] [実施例]以下本発明の一実施例のバス幅変換回路について、図面を参照しながら説明する。

[0013] 図1は本発明の一実施例のバス幅変換回路の構成図を示す。図において、1はコンピュータ本体のシステムバスの32ビット幅のデータバス、2は周辺装置コントローラの8ビット幅のデータバスを表しており、周辺装置コントローラ3と、周辺装置コントローラ4と、8ビット幅のラッチ6、7、8、9によりデータをラッチデータ転送が可能となる。

[0014] [実施例]以下本発明の一実施例のバス幅変換回路について、図面を参照しながら説明する。図において、1はコンピュータ本体のシステムバスの32ビット幅のデータバスを表しており、周辺装置コントローラのデータバス幅に応じて、データバス間に依存せずに、コンピュータ本体のシステムバス間に對応した高速データ転送が可能となる。

[0015] 本実施例は、周辺装置コントローラ3と、周辺装置コントローラ4と、8ビット幅のラッチ6、7、8、9によりデータをラッチデータ転送が可能となる。

[0016] 上記の方法によりデータ転送の高速化が図れることを図2に用いて説明する。本実施例では、まず8ビット幅のラッチ6、7、8、9によりデータをラッチし、データを終え後でコンピュータ本体のシステムバスの使用権を得、コンピュータ本体のシステムバスの32ビット幅のデータバスへ1回データ転送を行う。

[0017] その後システムバス幅が8ビットのデータバスとの間におけるデータ転送方法は、システムバス側から周辺装置側にデータを送る場合、まずコンピュータ本体のシステムバスのデータバス幅5で構成されて

いる。コンピュータ本体のシステムバスの32ビット幅のデータバス1と周辺装置コントローラの8ビット幅のデータバス2との間ににおけるデータ転送方法は、システムバス側から周辺装置側にデータを送る場合、まずコンピュータ本体のシステムバス幅5で構成されて

(4)

有効なことはいうまでもない。

[0018] [発明の効果]以上の実施例から明らかなように、データの転送方向に専用の複数個のラッチヒラッチコントローラ部を設けることによって、データ転送の高速化を図ることにより、さらにコンピュータ本体のシステムバスの占有時間も減少させることによりコンピュータシステム全体の性能を向上させることができる。

[図面の簡単な説明]

[図1] 本発明の実施例のバス幅変換回路の構成を示すプロック図

[図2] 本発明の実施例の動作の遷移を示す信号図

[図3] 本実施例のバス幅変換回路の構成を示すプロック図

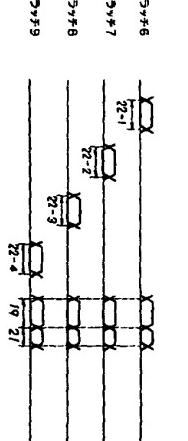
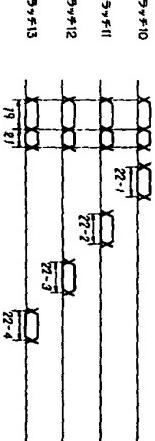
[図4] 従来のバス幅変換回路の動作遷移を示す信号図

(5)

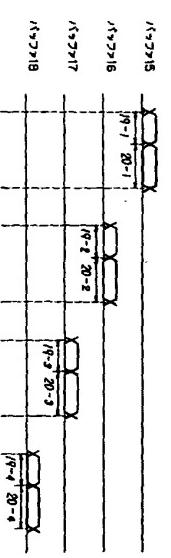
【符号の説明】

- 1 コンピュータ本体のシステムバスの32ビット幅のデータバス
- 2 周辺装置コントローラの8ビット幅のデータバス
- 3 周辺装置コントローラ部
- 4 ラッチコントローラ部
- 5 ラッチコントローラ部
- 6 8ビット幅ラッチ
- 7 8ビット幅ラッシュ
- 8 8ビット幅ラッシュ
- 9 8ビット幅ラッシュ
- 10 8ビット幅ラッシュ
- 11 8ビット幅ラッシュ
- 12 8ビット幅ラッシュ
- 13 8ビット幅ラッシュ

[図2]

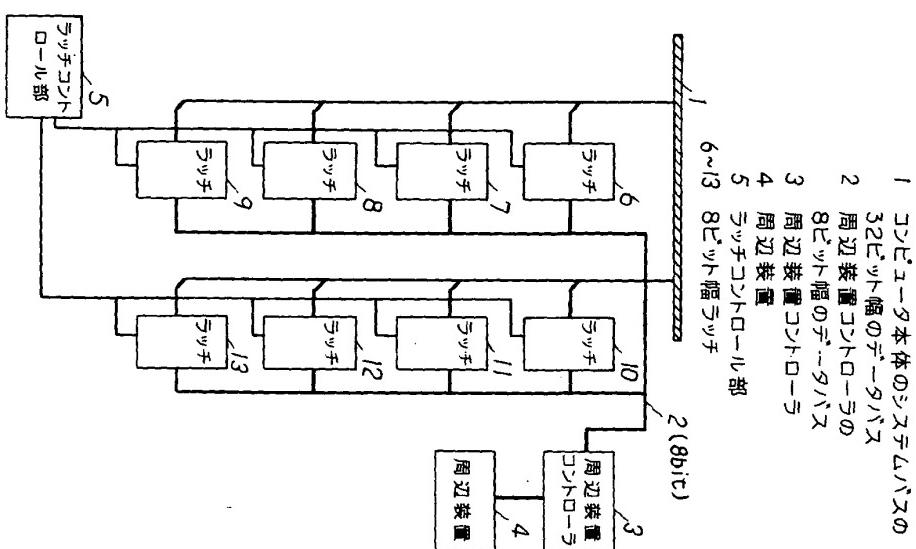


[図4]



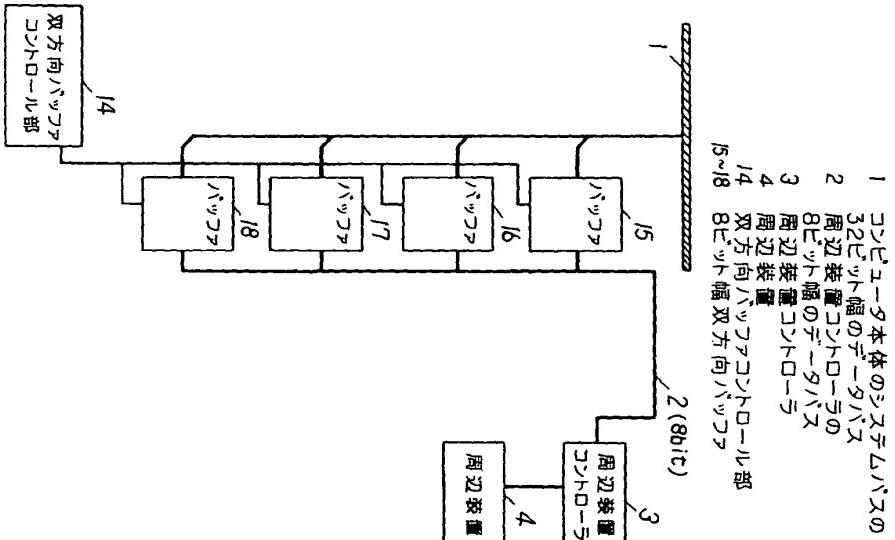
(5)

[図1]



(6)

[図3]



フロントページの続き

(72)発明者 古川 洋介  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内